

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局(43) 国際公開日  
2004 年 10 月 28 日 (28.10.2004)

PCT

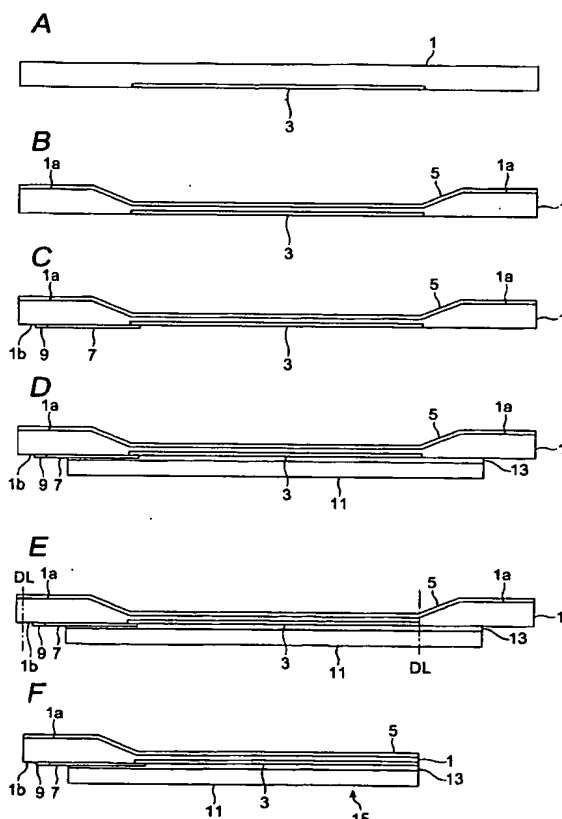
(10) 国際公開番号  
WO 2004/093195 A1

- (51) 国際特許分類: H01L 27/14, 27/146, 27/148, H04N 5/335
- (21) 国際出願番号: PCT/JP2004/005333
- (22) 国際出願日: 2004 年 4 月 14 日 (14.04.2004)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ: 特願2003-112047 2003 年 4 月 16 日 (16.04.2003) JP
- (71) 出願人 (米国を除く全ての指定国について): 浜松ホトニクス株式会社 (HAMAMATSU PHOTONICS K.K.) [JP/JP]; 〒4358558 静岡県浜松市市野町1126番地の1 Shizuoka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 小林 宏也 (KOBAYASHI, Hiroya) [JP/JP]; 〒4358558 静岡県浜松市市野町1126番地の1 浜松ホトニクス株式会社内 Shizuoka (JP). 赤堀 寛 (AKAHORI, Hiroshi) [JP/JP]; 〒4358558 静岡県浜松市市野町1126番地の1 浜松ホトニクス株式会社内 Shizuoka (JP). 村松 雅治 (MURAMATSU, Masaharu) [JP/JP]; 〒4358558 静岡県浜松市市野町1126番地の1 浜松ホトニクス株式会社内 Shizuoka (JP).

[続葉有]

(54) Title: METHOD FOR MANUFACTURING BACKSIDE-ILLUMINATED OPTICAL SENSOR

(54) 発明の名称: 裏面照射型光検出装置の製造方法



(57) Abstract: A CCD unit (3) is formed on the front side of a semiconductor substrate (1). A region in the backside of the semiconductor substrate (1) corresponding to the CCD unit (3) is thinned while leaving a peripheral region (1a) around the above-mentioned region intact, and an accumulation layer (5) is formed over the backside of the semiconductor substrate (1). An electric wiring (7) electrically connected to the CCD unit (3) and an electrode pad (9) electrically connected to the electric wiring (7) are then formed on a region (1b) in the front side of the semiconductor substrate (1) which corresponds to the peripheral region (1a). Next, a supporting substrate (11) is adhered to the front side of the substrate (1) so that the CCD unit (3) is covered with the supporting substrate (11) but the electrode pad (9) is exposed. Then, the semiconductor substrate (1) and the supporting substrate (11) are cut at a position in the thinned portion of the semiconductor substrate (1) so that a part of the peripheral region (1a) corresponding to the region (1b) on which the electric wiring (7) and the electrode pad (9) are formed remains after cutting.

(57) 要約: 半導体基板 1 の表面側に CCD 部 3 を形成する。次に、半導体基板 1 の裏面側における CCD 部 3 に対応する領域を、当該領域の周辺領域 1a を残して薄化し、半導体基板 1 の裏面側にアキュムレーション層 5 を形成する。次に、半導体基板 1 の表面側における周辺領域 1a に対応する領域 1b に CCD 部 3 と電気的に接続される電気配線 7 及び当該電気配線 7 に電気的に接続される電極パッド 9 を形成し、電極パッド 9 を露出させると共に CCD 部 3 を覆うように支持基板 11 を半導体基板 1 の表面側に接着する。次に、電気配線 7 及び電極パッド

9 が形成された領域 1b に対応する周辺領域 1a を残すように半導体基板 1 及び支持基板 11 を半導体基板 1 の薄化されている部分で切断する。



(74) 代理人: 長谷川 芳樹, 外(HASEGAWA, Yoshiki et al.); 〒1040061 東京都中央区銀座一丁目10番6号 銀座ファーストビル 創英国際特許法律事務所 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

## 明細書

### 裏面照射型光検出装置の製造方法

#### 技術分野

【0001】 本発明は、裏面照射型光検出装置の製造方法に関する。

#### 5 背景技術

【0002】 裏面照射型光検出装置の製造方法として、半導体基板の一方面側に電荷読み出し部を形成する工程と、半導体基板の一方面側に補強部材を貼り付ける工程と、半導体基板を他方面側から薄化する工程と、半導体基板の他方面側にアキュムレーション層を形成する工程と、電荷読み出し部の形成領域及び当該電荷読み出し部の近接領域を除いて半導体基板の構成材料を除去する工程と、電荷読み出し部に電氣的に接続されるアルミニウム配線を形成する工程とを備えたものが知られている（例えば、特許文献1参照）。

【0003】 上記特許文献1では、配線を形成する工程において、半導体基板の構成材料を除去する工程で露出されたフィールド酸化膜にコンタクトホールを形成し、当該コンタクトホール中及びフィールド酸化膜の露出領域上にアルミニウム配線を設けている。

【0004】 【特許文献1】 特開平10-116974号公報

#### 発明の開示

【0005】 しかしながら、上述した従来の技術においては、半導体基板の構成材料を除去する工程、及び、コンタクトホール形成を必要とするアルミニウム配線を形成する工程とが必要である。このため、製造工程が複雑となり、製造コストが高くなってしまいうという問題点を有している。

【0006】 また、上述した従来の技術においては、電荷読み出し部の形成領域表面とアルミニウム配線を形成する表面（フィールド酸化膜の露出表面）との間に段差が生じるため、露光技術での焦点深度の問題から、コンタクトホール及びアルミニウム配線の微細化が難しくなるという問題点も有している。このよう

に、アルミニウム配線の微細化が難しい場合、複数の裏面照射型光検出装置を隣接配置、いわゆるバタブル配置した際に、配線だけのために使われるデッドエリア（光検出部以外の領域）が大きくなってしまう。

【0007】 本発明は上述の点に鑑みてなされたもので、その目的は、製造工程を簡略化して製造コストを低減することが可能な裏面照射型光検出装置の製造方法を提供することにある。

【0008】 上述した目的を達成するため、本発明に係る裏面照射型光検出装置の製造方法は、半導体基板の一方面側に電荷読み出し部を形成する工程と、半導体基板の他方面側における電荷読み出し部に対応する領域を、当該領域の周辺領域を残して薄化する工程と、半導体基板の他方面側にアキュムレーション層を形成する工程と、半導体基板の一方面側における周辺領域に対応する領域に、電荷読み出し部と電氣的に接続される電気配線及び当該電気配線に電氣的に接続される電極パッドを形成する工程と、半導体基板の一方面側に、電極パッドを露出させた状態のまま電荷読み出し部を覆うように、支持基板を接着する工程と、半導体基板及び支持基板を、電気配線及び電極パッドが形成された領域に対応する周辺領域を残すように、半導体基板の薄化されている部分で切断する工程と、を備えることを特徴とする。

【0009】 本発明に係る裏面照射型光検出装置の製造方法では、半導体基板の他方面側における電荷読み出し部に対応する領域を薄化し、当該他方面側にアキュムレーション層を形成した後に、半導体基板の一方面側における周辺領域に対応する領域に電気配線及び電極パッドを形成し、電極パッドを露出させた状態のまま電荷読み出し部を覆うように支持基板を半導体基板の一方面側に接着し、電気配線及び電極パッドが形成された領域に対応する周辺領域を残すように半導体基板及び支持基板を半導体基板の薄化されている部分で切断している。これにより、従来の技術が必要としていた、半導体基板の構成材料を除去する工程及びコンタクトホールを形成する工程が不要となる。この結果、製造工程が簡略化さ

れ、製造コストを低減することができる。また、半導体基板の一方面に電気配線及び電極パッドが形成されるので、焦点深度の問題は生じない。従って、電気配線及び電極パッドの微細化を容易に行うことができる。

【0010】 以上のことから、本発明に係る裏面照射型光検出装置の製造方法  
5 によれば、製造工程を簡略化して製造コストを低減することが可能な裏面照射型光検出装置の製造方法を提供することができる。

【0011】 また、電極パッドを有するパッケージを用意し、半導体基板の薄  
化されている部分で切断された半導体基板及び支持基板をパッケージに実装する  
工程を更に備えており、パッケージに実装する工程は、電気配線及び電極パッド  
10 が形成された領域に対応する周辺領域をパッケージに接着する工程と、パッケー  
ジの電極パッドと半導体基板に形成された電極パッドとをボンディングワイヤに  
より電氣的に接続する工程と、両電極パッド及びボンディングワイヤを覆うよう  
に、支持基板及びパッケージに保護板を接着する工程と、を含んでいることが好  
ましい。この場合、半導体基板の薄化されている部分で切断された半導体基板及  
15 び支持基板をパッケージに適切に実装することができる。

【0012】 また、電極パッドを有し、当該電極パッドに対応する位置に開口  
が形成されたパッケージを用意し、半導体基板の薄化されている部分で切断され  
た半導体基板及び支持基板をパッケージに実装する工程を更に備えており、パッ  
ケージに実装する工程は、支持基板をパッケージに接着し、当該パッケージに半  
20 導体基板の薄化されている部分で切断された半導体基板及び支持基板を固定する  
工程と、開口よりパッケージの電極パッドと半導体基板に形成された電極パッド  
とをボンディングワイヤにより電氣的に接続する工程と、開口を塞ぐように、パ  
ッケージに保護板を接着する工程と、を含んでいることが好ましい。この場合、  
半導体基板の薄化されている部分で切断された半導体基板及び支持基板をパッケー  
25 ージに適切に実装することができる。

【0013】 また、パッケージに実装する工程の後に、半導体基板の薄化され

ている部分が互いに隣接するように、半導体基板及び支持基板が実装されたパッケージを複数配置する工程を更に備えることが好ましい。この場合、裏面照射型光検出装置における光検出部（電荷読み出し部）を容易に大面積化することができる。なお、上述したように、電気配線及び電極パッドの微細化を図ることができるので、光検出に寄与しないデッドエリアが大きくなってしまふことはない。

【0014】 また、電極パッドを有するパッケージを用意し、半導体基板の薄化されている部分で切断された半導体基板及び支持基板をパッケージに複数実装する工程を更に備えており、パッケージに複数実装する工程は、半導体基板の薄化されている部分が互いに隣接するように、半導体基板の薄化されている部分で切断された半導体基板及び支持基板を複数配置し、電気配線及び電極パッドが形成された領域に対応する周辺領域をパッケージにそれぞれ接着する工程と、パッケージの電極パッドと半導体基板に形成された電極パッドとをボンディングワイヤにより電氣的に接続する工程と、両電極パッド及びボンディングワイヤを覆うように、支持基板及びパッケージに保護板を接着する工程と、を含んでいることが好ましい。この場合、半導体基板の薄化されている部分で切断された半導体基板及び支持基板をパッケージに適切に複数実装することができる。また、裏面照射型光検出装置における光検出部（電荷読み出し部）を容易に大面積化することができる。なお、上述したように、電気配線及び電極パッドの微細化を図ることができるので、光検出に寄与しないデッドエリアが大きくなってしまふことはない。

【0015】 また、電極パッドを有し、当該電極パッドに対応する位置に開口が形成されたパッケージを用意し、半導体基板の薄化されている部分で切断された半導体基板及び支持基板をパッケージに複数実装する工程を更に備えており、パッケージに複数実装する工程は、半導体基板の薄化されている部分が互いに隣接するように、半導体基板の薄化されている部分で切断された半導体基板及び支持基板を複数配置し、支持基板をパッケージにそれぞれ接着する工程と、開口よ

りパッケージの電極パッドと半導体基板に形成された電極パッドとをボンディングワイヤにより電氣的に接続する工程と、開口を塞ぐように、パッケージに保護板を接着する工程と、を含んでいることが好ましい。この場合、半導体基板の薄化されている部分で切断された半導体基板及び支持基板をパッケージに適切に複数実装することができる。また、裏面照射型光検出装置における光検出部（電荷読み出し部）を容易に大面積化することができる。なお、上述したように、電気配線及び電極パッドの微細化を図ることができるので、光検出に寄与しないデッドエリアが大きくなってしまふことはない。

#### 図面の簡単な説明

【0016】 図1A～図1Fは、第1実施形態に係る裏面照射型光検出装置の製造方法を説明するための概略図である。

【0017】 図2A～図2Dは、第1実施形態に係る裏面照射型光検出装置の製造方法を説明するための概略図である。

【0018】 図3は、第1実施形態に係る裏面照射型光検出装置の製造方法を説明するための概略図である。

【0019】 図4A及び図4Bは、第2実施形態に係る裏面照射型光検出装置の製造方法を説明するための概略図である。

【0020】 図5は、第2実施形態に係る裏面照射型光検出装置の製造方法を説明するための概略図である。

【0021】 図6A～図6Cは、第3実施形態に係る裏面照射型光検出装置の製造方法を説明するための概略図である。

【0022】 図7は、第3実施形態に係る裏面照射型光検出装置の製造方法を説明するための概略図である。

【0023】 図8A及び図8Bは、第4実施形態に係る裏面照射型光検出装置の製造方法を説明するための概略図である。

【0024】 図9は、第4実施形態に係る裏面照射型光検出装置の製造方法を

説明するための概略図である。

### 発明を実施するための最良の形態

【0025】 本発明の実施形態に係る裏面照射型光検出装置の製造方法について図面を参照して説明する。なお、説明において、同一要素又は同一機能を有する要素には、同一符号を用いることとし、重複する説明は省略する。

#### 【0026】 (第1実施形態)

図1A～図1F及び図2A～図2Dは、第1実施形態に係る裏面照射型光検出装置の製造方法を説明するための概略図であり、裏面照射型光検出装置の縦断面構成を示している。図3は、第1実施形態に係る裏面照射型光検出装置の製造方法を説明するための概略図であり、裏面照射型光検出装置の縦断面を含む斜視図である。以下、詳説する。

【0027】 第1実施形態の製造方法では、以下の工程(1)～(10)を順次実行する。

#### 【0028】 工程(1)

まず、Siからなる半導体基板1を用意する。次に、半導体基板1の表面側(一方面側)に電荷読み出し部としてのCCD部3を形成する(図1A参照)。CCD部3は、半導体基板の光感応領域にて発生した電荷を蓄積するポテンシャルウェルの形成、及び、当該電荷の転送のための転送電極等を含む。なお、CCD部3は、平面視において、四角形状(例えば、30mm×60mm程度)を呈している。

#### 【0029】 工程(2)

次に、半導体基板1の裏面側(他方面側)におけるCCD部3に対応する領域を、当該領域の周辺領域1aを残して薄化する(図1B参照)。半導体基板1の薄化は、CCD部3に対応する領域上に開口を有するマスクを形成し、かかるマスクを用いて半導体基板1の裏面をエッチングすることによって行う。マスクの形成は、ホトリソグラフィ技術を用いることができる。エッチングには、等方性の



ウエットエッチングを用いることができる。エッチング液としては、HF/HNO<sub>3</sub>等を用いることができる。常圧プラズマエッチング（ADP：Atmospheric Downstream Plasma）等の等方性のドライエッチングを用いることもできる。また、異方性のウエットエッチングを用いることも可能で、その際のエッチング液としては、KOH、エチレンジアミン等を用いることができる。また、エッチングは、半導体基板1の薄化された部分の厚みが20～50μmに達するまで行われる。なお、半導体基板1におけるエッチングが行われない部分（肉厚部分）は、薄化された部分の機械的強度を確保するための枠部として機能する。

【0030】 ここで、「裏面」とは、最終的に製造される裏面照射型光検出装置における光入射面のことであって、説明の便宜上用いる言葉であり、図面の下側の面ではないことに留意されたい。なお、「表面」とは、裏面とは逆の面である。

【0031】 工程（3）

次に、半導体基板1の裏面側にアキュムレーション層5を形成する（図1B参照）。アキュムレーション層5の形成は、CCD部3に対応する領域が薄化された半導体基板1の裏面上に熱酸化膜を形成した後、裏面側からイオン注入を行い、活性化することによって行う。熱酸化膜の形成及び活性化は、半導体基板1を高温加熱処理（例えば、900℃程度）することによって行うことができる。

【0032】 工程（4）

次に、半導体基板1の表面側における周辺領域1aに対応する領域1bに、CCD部3と電氣的に接続される電気配線7及び当該電気配線7に電氣的に接続される電極パッド9を形成する（図1C参照）。電気配線7及び電極パッド9の形成は、半導体基板1の表面側に導電性金属（例えば、アルミニウム、金、銀等）を蒸着した後、所定の形状の開口を有するマスクを用いて導電性金属をエッチング等により除去することによって行うことができる。また、電気配線7及び電極パッド9の形成には、めっき法を用いることができる。

【0033】 工程（5）

次に、半導体基板 1 の表面側に、電極パッド 9 を露出させた状態のまま C C D 部 3 を覆うように、支持基板 1 1 を接着する (図 1 D 参照)。支持基板 1 1 の接着は、樹脂 (例えば、エポキシ樹脂等) 1 3 を用いて、半導体基板 1 に貼り合わせる  
5 ことによって行う。支持基板 1 1 の材料としては、S i、サファイア、セラミック等を用いることができる。また、支持基板 1 1 の面積は、機械的強度の確保の観点から、その端部が半導体基板 1 におけるエッチングが行われ  
10 ない部分にかかる程度に設定されることが好ましいが、これに限られるものではない。

#### 【0034】 工程 (6)

次に、半導体基板 1 及び支持基板 1 1 を、電気配線 7 及び電極パッド 9 が形成された領域 1 b に対応する周辺領域 1 a を残すように、半導体基板 1 の薄化  
10 されている部分で切断する (図 1 E 及び図 1 F 参照)。これにより、半導体基板 1 の薄化されている部分で切断された半導体基板 1 及び支持基板 1 1 を含む C C D チップ 1 5 が完成する。半導体基板 1 及び支持基板 1 1 の切断には、ダイシング技術を用いることができ、C C D 部 3 の 4 辺のうちの 3 辺に沿ったダイシングライン D L (図 1 E においては、そのうちの 1 本のみを表示) が設定される。なお、本  
15 実施形態においては、電気配線 7 及び電極パッド 9 が形成された領域 1 b (エッチングが行われ  
ない部分) の端部も切断している。

#### 【0035】 工程 (7)

まず、C C D チップ 1 5 を実装するパッケージ 1 7 を用意する。このパッケージ 1 7 は、C C D チップ載置部 1 7 a 及び段部 1 7 b を含み、段部 1 7 b に電極  
20 パッド 1 9 を有している。パッケージ 1 7 の材料としては、セラミック等を用いることができる。

【0036】 次に、C C D チップ 1 5 を、上下を逆転させて、半導体基板 1 の裏面側が C C D チップ載置部 1 7 a 側に位置するように配置する。そして、電気  
25 配線 7 及び電極パッド 9 が形成された領域 1 b に対応する周辺領域 1 a をパッケージ 1 7 の C C D チップ載置部 1 7 a に接着して、C C D チップ 1 5 をパッケー

ジ 1 7 に固定する (図 2 A 及び図 2 B 参照)。半導体基板 1 とパッケージ 1 7 との接着は、樹脂 (たとえば、エポキシ系樹脂等) を用いたダイボンドによって行うことができる。

【0037】 工程 (8)

5 次に、パッケージ 1 7 の電極パッド 1 9 と半導体基板 1 に形成された電極パッド 9 とをボンディングワイヤ 2 1 により電氣的に接続する (図 2 C 参照)。ボンディングワイヤ 2 1 としては、Au ワイヤ等を用いることができる。

【0038】 工程 (9)

10 次に、両電極パッド 9, 1 9 及びボンディングワイヤ 2 1 を覆うように、支持基板 1 1 及びパッケージ 1 7 に保護板 2 3 を接着する (図 2 D 参照)。保護板 2 3 の接着は、樹脂 (例えば、エポキシ樹脂等) を用いて、支持基板 1 1 及びパッケージ 1 7 に貼り合わせるることによって行う。この際、パッケージ 1 7 と反対側 (図 2 D で右側) で、支持基板 1 1 と保護板 2 3 の端面を合せるように接着する。これによって、CCD チップ 1 5 がパッケージ 1 7 に実装されることとなる。

15 【0039】 工程 (10)

次に、パッケージ 1 7 に実装された CCD チップ 1 5 をバタブル配置する (図 3)。バタブル配置は、半導体基板 1 の薄化されている部分が互いに隣接するように、すなわち半導体基板 1 及び支持基板 1 1 の切断面を突き合わせるようにして、CCD チップ 1 5 が実装されたパッケージ 1 7 を複数配置することによって行う。

20 【0040】 以上、説明したように、上述の第 1 実施形態に係る製造方法では、半導体基板 1 の裏面側における CCD 部 3 に対応する領域を薄化し、当該裏面側にアキュムレーション層 5 を形成した後に、半導体基板 1 の表面側における周辺領域 1 a に対応する領域 1 b に電気配線 7 及び電極パッド 9 を形成し、電極パッド 9 を露出させた状態のまま CCD 部 3 を覆うように支持基板 1 1 を半導体基板 1 の表面側に接着し、電気配線 7 及び電極パッド 9 が形成された領域 1 b に対応する周辺領域 1 a を残すように半導体基板 1 及び支持基板 1 1 を半導体基板 1 の

25

薄化されている部分で切断している。これにより、従来の技術が必要としていた、半導体基板の構成材料を除去する工程及びコンタクトホールを形成する工程が不要となる。この結果、製造工程が簡略化され、製造コストを低減することができる。また、半導体基板 1 の表面に電気配線 7 及び電極パッド 9 が形成されるので、  
5 焦点深度の問題は生じない。従って、電気配線 7 及び電極パッド 9 の微細化を容易に行うことができる。

【0041】 第 1 実施形態に係る製造方法においては、電極パッド 19 を有するパッケージ 17 を用意し、CCD チップ 15 をパッケージ 17 に実装する工程を更に備えており、パッケージ 17 に実装する工程は、電気配線 7 及び電極パッド 9 が形成された領域 1b に対応する周辺領域 1a をパッケージ 17 の CCD チップ載置部 17a に接着する工程と、パッケージ 17 の電極パッド 19 と半導体基板 1 に形成された電極パッド 9 とをボンディングワイヤ 21 により電氣的に接続する工程と、両電極パッド 9, 19 及びボンディングワイヤ 21 を覆うように、  
10 支持基板 11 及びパッケージ 17 に保護板 23 を接着する工程とを含んでいる。これにより、CCD チップ 15 をパッケージ 17 に適切に実装することができる。

【0042】 また、第 1 実施形態に係る製造方法においては、CCD チップ 15 をパッケージ 17 に実装する工程の後に、半導体基板 1 の薄化されている部分が互いに隣接するように、CCD チップ 15 が実装されたパッケージ 17 を複数配置する工程を更に備えている。これにより、裏面照射型光検出装置における光検出部 (CCD 部 3) を容易に大面積化することができる。なお、上述したように、電気配線 7 及び電極パッド 9 の微細化を図ることができるので、光検出に寄与しないデッドエリアが大きくなってしまふことはない。

【0043】 (第 2 実施形態)

図 4A 及び図 4B は、第 2 実施形態に係る裏面照射型光検出装置の製造方法を説明するための概略図であり、裏面照射型光検出装置の縦断面構成を示している。  
25 図 5 は、第 2 実施形態に係る裏面照射型光検出装置の製造方法を説明するための

概略図であり、裏面照射型光検出装置の縦断面を含む斜視図である。以下、詳説する。

【0044】 第2実施形態の製造方法では、以下の工程（1）～（10）を順次実行する。但し、工程（1）～（6）については、上述の第1実施形態における工程（1）～（6）と同じであり、説明を省略する。

【0045】 工程（7）

まず、CCDチップ15を実装するパッケージ27を用意する。このパッケージ27は、CCDチップ載置部27a及びCCDチップ載置部27aに対向して形成された突部27bを含み、突部27bのCCDチップ載置部27aと対向する面側に電極パッド29を有している。CCDチップ載置部27aには、突部27b（電極パッド19）と対向する位置に、開口27cが形成されている。パッケージ27の材料としては、セラミック等を用いることができる。

【0046】 次に、CCDチップ15を、半導体基板1の表面側、すなわち支持基板11がCCDチップ載置部27a側に位置するように配置する。そして、支持基板11をパッケージ27のCCDチップ載置部27aに接着して、CCDチップ15をパッケージ27に固定する（図4A参照）。この際、パッケージ27と反対側（図4Aで右側）で、支持基板11とCCDチップ載置部27aの端面を合せるように接着する。支持基板11とパッケージ27との接着は、樹脂（たとえば、エポキシ系樹脂等）を用いたダイボンドによって行うことができる。

【0047】 工程（8）

次に、開口27cより、パッケージ27の電極パッド29と半導体基板1に形成された電極パッド9とをボンディングワイヤ21により電氣的に接続する（図4A参照）。

【0048】 工程（9）

次に、開口27cを塞ぐように、パッケージ27のCCDチップ載置部27aに保護板31を接着する（図4B参照）。保護板31の接着は、樹脂（例えば、エ

ボキシ樹脂等)を用いて、パッケージ27に貼り合わせることによって行う。これによって、CCDチップ15がパッケージ27に実装されることとなる。

【0049】 工程(10)

次に、パッケージ27に実装されたCCDチップ15をバタブル配置する(図5)。バタブル配置は、半導体基板1の薄化されている部分が互いに隣接するように、すなわち半導体基板1及び支持基板11の切断面を突き合わせるようにして、CCDチップ15が実装されたパッケージ27を複数配置することによって行う。

【0050】 以上、説明したように、上述の第2実施形態に係る製造方法では、第1実施形態に係る製造方法と同じく、製造工程が簡略化され、製造コストを低減することができる。また、電気配線7及び電極パッド9の微細化を容易に行うことができる。

【0051】 第2実施形態に係る製造方法においては、電極パッド29を有し、当該電極パッド29に対応する位置に開口27cが形成されたパッケージ27を用意し、CCDチップ15をパッケージ27に実装する工程を更に備えており、パッケージ27に実装する工程は、支持基板11をパッケージ27に接着し、当該パッケージ27にCCDチップ15を固定する工程と、開口27cを介して、パッケージ27の電極パッド29と半導体基板1に形成された電極パッド9とをボンディングワイヤ21により電氣的に接続する工程と、開口27cを塞ぐように、パッケージ27に保護板31を接着する工程と、を含んでいる。これにより、CCDチップ15をパッケージ27に適切に実装することができる。

【0052】 また、第2実施形態に係る製造方法においては、CCDチップ15をパッケージ27に実装する工程の後に、半導体基板1の薄化されている部分が互いに隣接するように、CCDチップ15が実装されたパッケージ27を複数配置する工程を更に備えている。これにより、裏面照射型光検出装置における光検出部(CCD部3)を容易に大面積化することができる。なお、上述したように、電気配線7及び電極パッド9の微細化を図ることができるので、光検出に寄

与しないデッドエリアが大きくなってしまふことはない。

【0053】 (第3実施形態)

図6A～図6Cは、第3実施形態に係る裏面照射型光検出装置の製造方法を説明するための概略図であり、裏面照射型光検出装置の縦断面構成を示している。

5 図7は、第3実施形態に係る裏面照射型光検出装置の製造方法を説明するための概略図であり、裏面照射型光検出装置の縦断面を含む斜視図である。以下、詳説する。

【0054】 第3実施形態の製造方法では、以下の工程(1)～(9)を順次実行する。但し、工程(1)～(6)については、上述の第1実施形態における  
10 工程(1)～(6)と同じであり、説明を省略する。

【0055】 工程(7)

まず、複数のCCDチップ15を実装するパッケージ37を用意する。このパッケージ37は、四角形の枠状に形成されており、CCDチップ載置部37a及び段部37bを含み、段部37bに電極パッド39を有している。パッケージ3  
15 7の材料としては、セラミック等を用いることができる。

【0056】 次に、CCDチップ15をバタブル配置し、それぞれのCCDチップ15における電気配線7及び電極パッド9が形成された領域1bに対応する周辺領域1aをパッケージ37のCCDチップ載置部37aに接着して、CCD  
20 チップ15をパッケージ37に固定する(図6A参照)。バタブル配置は、半導体基板1の薄化されている部分が互いに隣接するように、すなわち半導体基板1及び支持基板11の切断面を突き合わせるようにして、CCDチップ15を複数配置することによって行う。また、半導体基板1とパッケージ37との接着は、樹脂(たとえば、エポキシ系樹脂等)を用いたダイボンドによって行うことができる。

25 【0057】 工程(8)

次に、パッケージ37の電極パッド39とそれぞれのCCDチップ15におけ

る半導体基板 1 に形成された電極パッド 9 とをボンディングワイヤ 2 1 により電氣的に接続する (図 6 B 参照)。

【0058】 工程 (9)

次に、両電極パッド 9, 3 9 及びボンディングワイヤ 2 1 を覆うように、支持  
5 基板 1 1 及びパッケージ 3 7 に保護板 4 1 を接着する (図 6 C 参照)。保護板 4 1  
の接着は、樹脂 (例えば、エポキシ樹脂等) を用いて、支持基板 1 1 及びパッ  
ケージ 3 7 に貼り合わせるることによって行う。これによって、複数の CCD チップ  
1 5 がパッケージ 3 7 に実装されることとなる (図 7)。

【0059】 以上、説明したように、上述の第 3 実施形態に係る製造方法では、  
10 第 1 及び第 2 実施形態に係る製造方法と同じく、製造工程が簡略化され、製造コ  
ストを低減することができる。また、電気配線 7 及び電極パッド 9 の微細化を容  
易に行うことができる。

【0060】 また、第 3 実施形態に係る製造方法においては、電極パッド 3 9  
を有するパッケージ 3 7 を用意し、CCD チップ 1 5 をパッケージ 3 7 に複数実  
15 装する工程を更に備えており、パッケージ 3 7 に複数実装する工程は、半導体基  
板 1 の薄化されている部分が互いに隣接するように、CCD チップ 1 5 を複数配  
置し、電気配線 7 及び電極パッド 9 が形成された領域 1 b に対応する周辺領域 1  
a をパッケージ 3 7 にそれぞれ接着する工程と、パッケージ 3 7 の電極パッド 3  
9 と半導体基板 1 に形成された電極パッド 9 とをボンディングワイヤ 2 1 により  
20 電氣的に接続する工程と、両電極パッド 9, 3 9 及びボンディングワイヤ 2 1 を  
覆うように、支持基板 1 1 及びパッケージ 3 7 に保護板 4 1 を接着する工程と、  
を含んでいる。これにより、CCD チップ 1 5 をパッケージ 3 7 に適切に複数実  
装することができる。また、裏面照射型光検出装置における光検出部 (CCD 部  
3) を容易に大面積化することができる。なお、上述したように、電気配線 7 及  
25 び電極パッド 9 の微細化を図ることができるので、光検出に寄与しないデッドエ  
リアが大きくなってしまふことはない。



**【0061】 (第4実施形態)**

図8A及び図8Bは、第4実施形態に係る裏面照射型光検出装置の製造方法を説明するための概略図であり、裏面照射型光検出装置の縦断面構成を示している。図9は、第4実施形態に係る裏面照射型光検出装置の製造方法を説明するための概略図であり、裏面照射型光検出装置の縦断面を含む斜視図である。以下、詳説する。

**【0062】** 第4実施形態の製造方法では、以下の工程(1)～(9)を順次実行する。但し、工程(1)～(6)については、上述の第1実施形態における工程(1)～(6)と同じであり、説明を省略する。

**【0063】 工程(7)**

まず、複数のCCDチップ15を実装するパッケージ47を用意する。このパッケージ47は、CCDチップ載置部47a及びCCDチップ載置部47aに対向して形成された突部47bを含み、突部47bのCCDチップ載置部47aと対向する面側に電極パッド49を有している。CCDチップ載置部47aには、突部47b(電極パッド49)と対向する位置に、開口47cが形成されている。パッケージ47の材料としては、セラミック等を用いることができる。

**【0064】** 次に、CCDチップ15をバタブル配置し、それぞれのCCDチップ15における支持基板11をパッケージ47のCCDチップ載置部47aに接着して、各CCDチップ15をパッケージ47に固定する(図8A参照)。バタブル配置は、半導体基板1の薄化されている部分が互いに隣接するように、すなわち半導体基板1及び支持基板11の切断面を突き合わせるようにして、CCDチップ15を複数配置することによって行う。また、支持基板11とパッケージ47との接着は、樹脂(たとえば、エポキシ系樹脂等)を用いたダイボンドによって行うことができる。

**【0065】 工程(8)**

次に、開口47cより、パッケージ47の電極パッド49と半導体基板1に形

成された電極パッド9とをボンディングワイヤ21により電氣的に接続する（図8A参照）。

【0066】 工程（9）

次に、開口47cを塞ぐように、パッケージ47のCCDチップ載置部47aに保護板51を接着する（図8B参照）。保護板51の接着は、樹脂（例えば、エポキシ樹脂等）を用いて、パッケージ47に貼り合わせることによって行う。これによって、複数のCCDチップ15がパッケージ47に実装されることとなる（図9参照）。

【0067】 以上、説明したように、上述の第4実施形態に係る製造方法では、第1～第3実施形態に係る製造方法と同じく、製造工程が簡略化され、製造コストを低減することができる。また、電気配線7及び電極パッド9の微細化を容易に行うことができる。

【0068】 また、第4実施形態に係る製造方法においては、電極パッド49を有し、当該電極パッド49に対応する位置に開口47cが形成されたパッケージ47を用意し、CCDチップ15をパッケージ47に複数実装する工程を更に備えており、パッケージ47に複数実装する工程は、半導体基板1の薄化されている部分が互いに隣接するように、CCDチップ15を複数配置し、支持基板11をパッケージ47のCCDチップ載置部47aにそれぞれ接着する工程と、開口47cを介して、パッケージ47の電極パッド49と半導体基板1に形成された電極パッド9とをボンディングワイヤ21により電氣的に接続する工程と、開口47cを塞ぐように、パッケージ47に保護板51を接着する工程と、を含んでいる。これにより、CCDチップ15をパッケージ47に適切に複数実装することができる。また、裏面照射型光検出装置における光検出部（CCD部3）を容易に大面積化することができる。なお、上述したように、電気配線7及び電極パッド9の微細化を図ることができるので、光検出に寄与しないデッドエリアが大きくなってしまふことはない。

**産業上の利用可能性**

【００６９】 本発明は、裏面照射型ＣＣＤイメージセンサ等に利用できる。

## 請求の範囲

1. 裏面照射型光検出装置の製造方法であって、

半導体基板の一方面側に電荷読み出し部を形成する工程と、

前記半導体基板の他方面側における前記電荷読み出し部に対応する領域を、当該領域の周辺領域を残して薄化する工程と、

前記半導体基板の前記他方面側にアキュムレーション層を形成する工程と、

前記半導体基板の前記一方面側における前記周辺領域に対応する領域に、前記電荷読み出し部と電氣的に接続される電気配線及び当該電気配線に電氣的に接続される電極パッドを形成する工程と、

前記半導体基板の前記一方面側に、前記電極パッドを露出させた状態のまま前記電荷読み出し部を覆うように、支持基板を接着する工程と、

前記半導体基板及び前記支持基板を、前記電気配線及び前記電極パッドが形成された領域に対応する周辺領域を残すように、前記半導体基板の薄化されている部分で切断する工程と、を備えることを特徴とする裏面照射型光検出装置の製造方法。

2. 電極パッドを有するパッケージを用意し、

前記半導体基板の薄化されている部分で切断された前記半導体基板及び前記支持基板を前記パッケージに実装する工程を更に備えており、

前記パッケージに実装する工程は、

前記電気配線及び前記電極パッドが形成された領域に対応する前記周辺領域を前記パッケージに接着する工程と、

前記パッケージの前記電極パッドと前記半導体基板に形成された前記電極パッドとをボンディングワイヤにより電氣的に接続する工程と、

前記両電極パッド及び前記ボンディングワイヤを覆うように、前記支持基板及び前記パッケージに保護板を接着する工程と、を含んでいることを特徴とする請求の範囲第1項に記載の裏面照射型光検出装置の製造方法。

3. 電極パッドを有し、当該電極パッドに対応する位置に開口が形成されたパッケージを用意し、

前記半導体基板の薄化されている部分で切断された前記半導体基板及び前記支持基板を前記パッケージに実装する工程を更に備えており、

5 前記パッケージに実装する工程は、

前記支持基板を前記パッケージに接着し、当該パッケージに前記半導体基板の薄化されている部分で切断された前記半導体基板及び前記支持基板を固定する工程と、

10 前記開口より前記パッケージの前記電極パッドと前記半導体基板に形成された前記電極パッドとをボンディングワイヤにより電氣的に接続する工程と、

前記開口を塞ぐように、前記パッケージに保護板を接着する工程と、を含んでいることを特徴とする請求の範囲第1項に記載の裏面照射型光検出装置の製造方法。

15 4. 前記パッケージに実装する工程の後に、前記半導体基板の薄化されている部分が互いに隣接するように、前記半導体基板及び前記支持基板が実装された前記パッケージを複数配置する工程を更に備えることを特徴とする請求の範囲第2項又は第3項に記載の裏面照射型光検出装置の製造方法。

5. 電極パッドを有するパッケージを用意し、

20 前記半導体基板の薄化されている部分で切断された前記半導体基板及び前記支持基板を前記パッケージに複数実装する工程を更に備えており、

前記パッケージに複数実装する工程は、

25 前記半導体基板の薄化されている部分が互いに隣接するように、前記半導体基板の薄化されている部分で切断された前記半導体基板及び前記支持基板を複数配置し、前記電気配線及び前記電極パッドが形成された領域に対応する前記周辺領域を前記パッケージにそれぞれ接着する工程と、

前記パッケージの前記電極パッドと前記半導体基板に形成された前記電極パ

ッドとをボンディングワイヤにより電氣的に接続する工程と、

前記両電極パッド及び前記ボンディングワイヤを覆うように、前記支持基板及び前記パッケージに保護板を接着する工程と、を含んでいることを特徴とする請求の範囲第 1 項に記載の裏面照射型光検出装置の製造方法。

5            6. 電極パッドを有し、当該電極パッドに対応する位置に開口が形成されたパッケージを用意し、

前記半導体基板の薄化されている部分で切断された前記半導体基板及び前記支持基板を前記パッケージに複数実装する工程を更に備えており、

前記パッケージに複数実装する工程は、

10           前記半導体基板の薄化されている部分が互いに隣接するように、前記半導体基板の薄化されている部分で切断された前記半導体基板及び前記支持基板を複数配置し、前記支持基板を前記パッケージにそれぞれ接着する工程と、

前記開口より前記パッケージの前記電極パッドと前記半導体基板に形成された前記電極パッドとをボンディングワイヤにより電氣的に接続する工程と、

15           前記開口を塞ぐように、前記パッケージに保護板を接着する工程と、を含んでいることを特徴とする請求の範囲第 1 項に記載の裏面照射型光検出装置の製造方法。

図1A

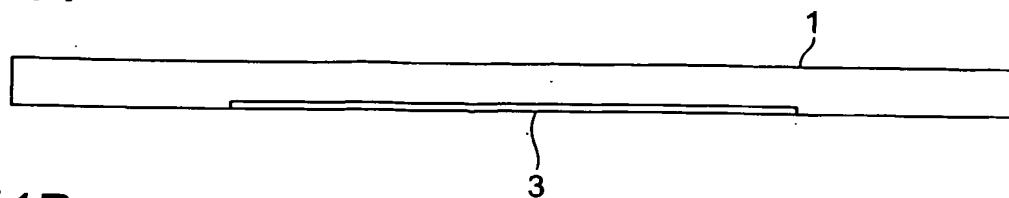


図1B

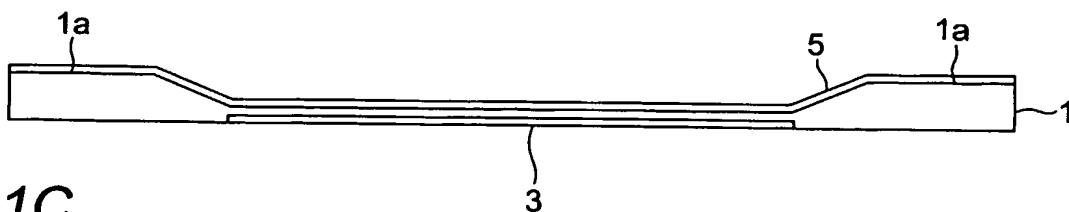


図1C

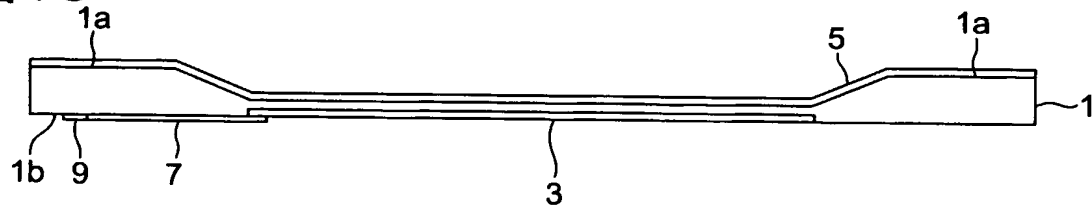


図1D

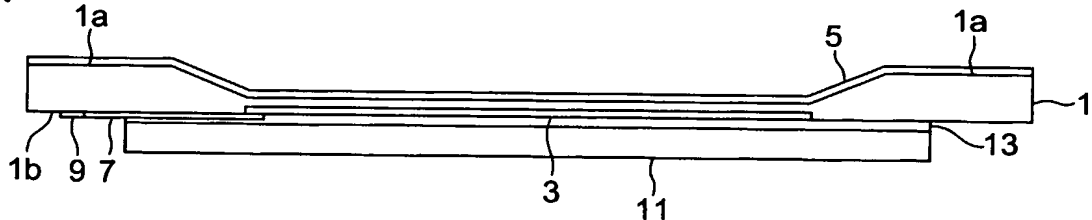


図1E

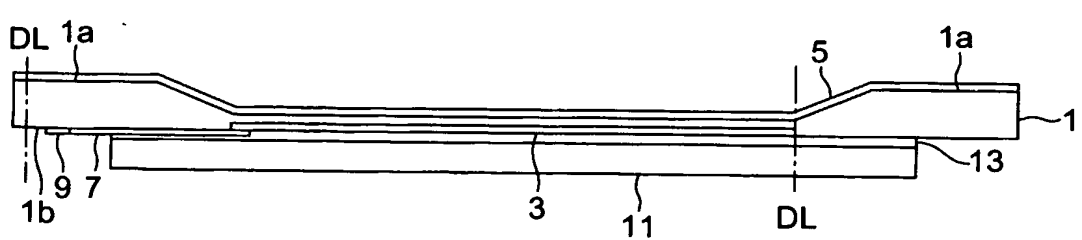


図1F

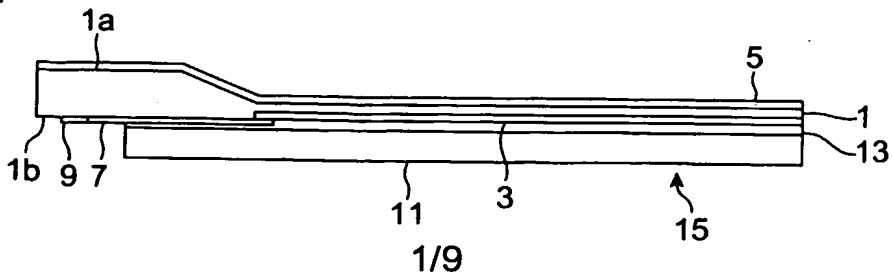


図2A

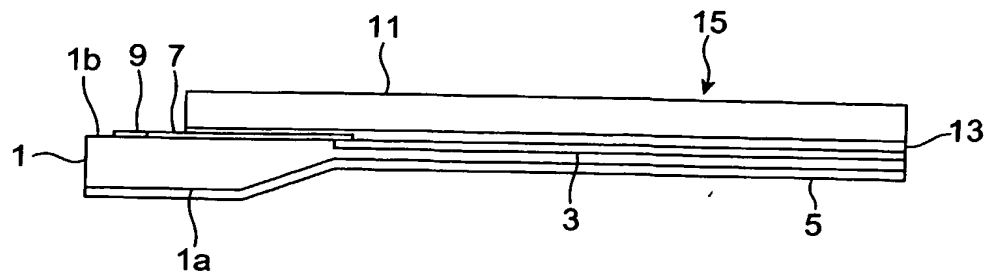


図2B

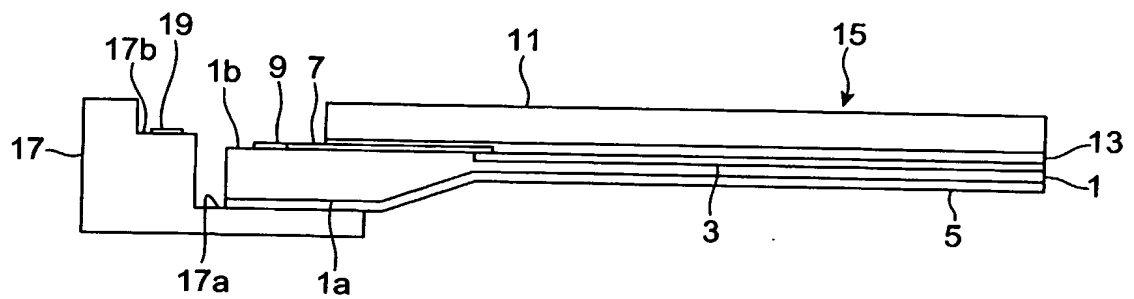


図2C

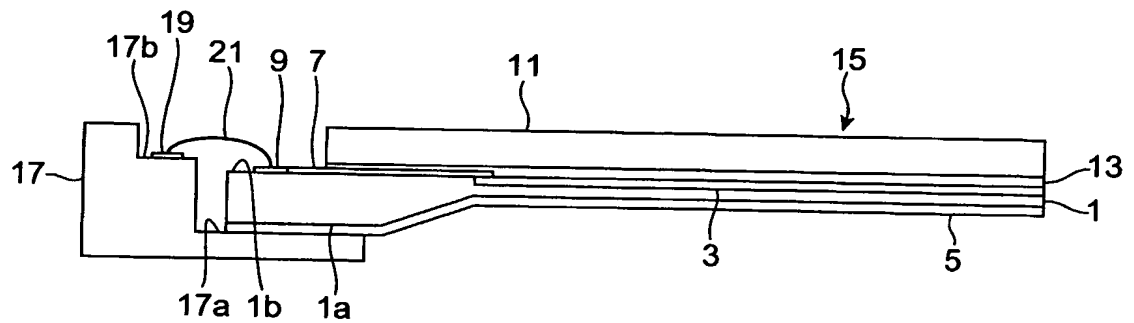


図2D

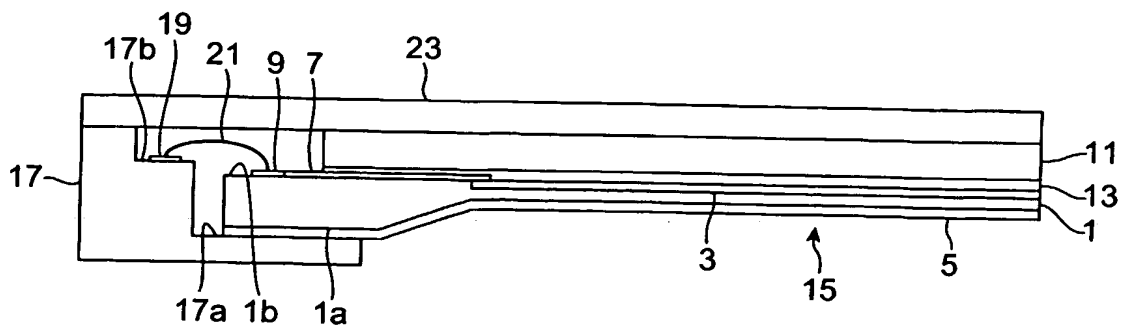




図3

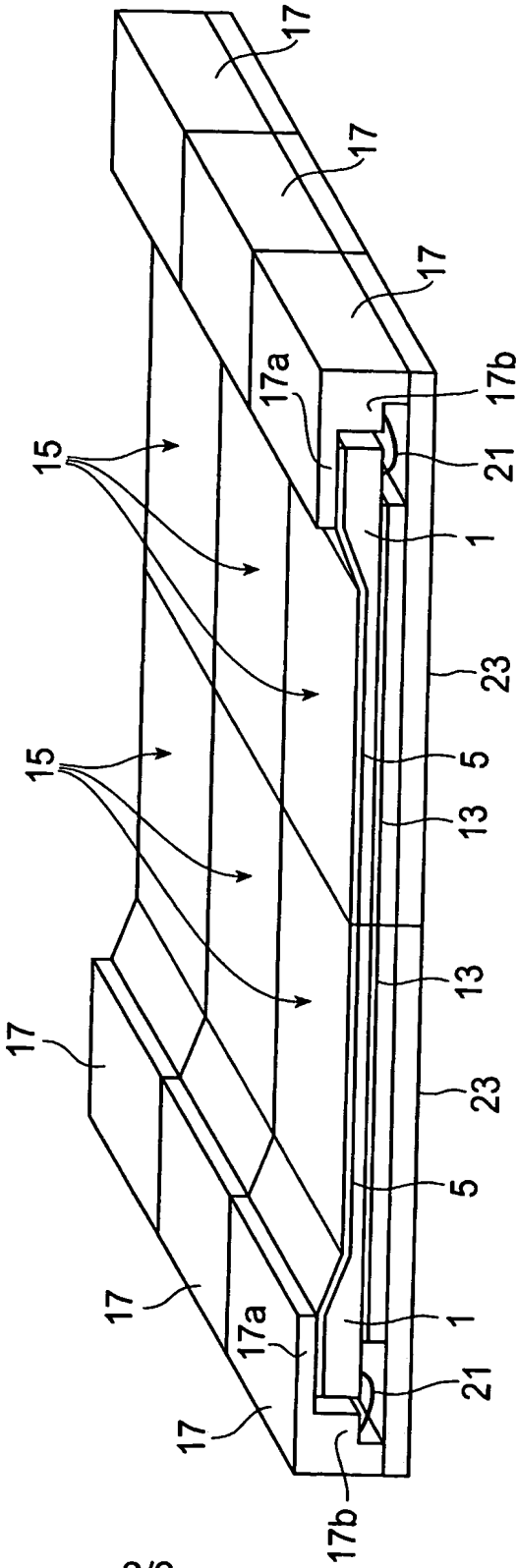


図4A

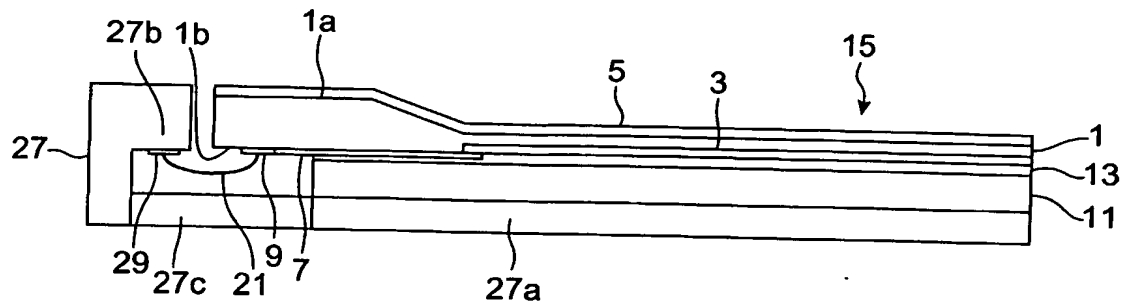


図4B

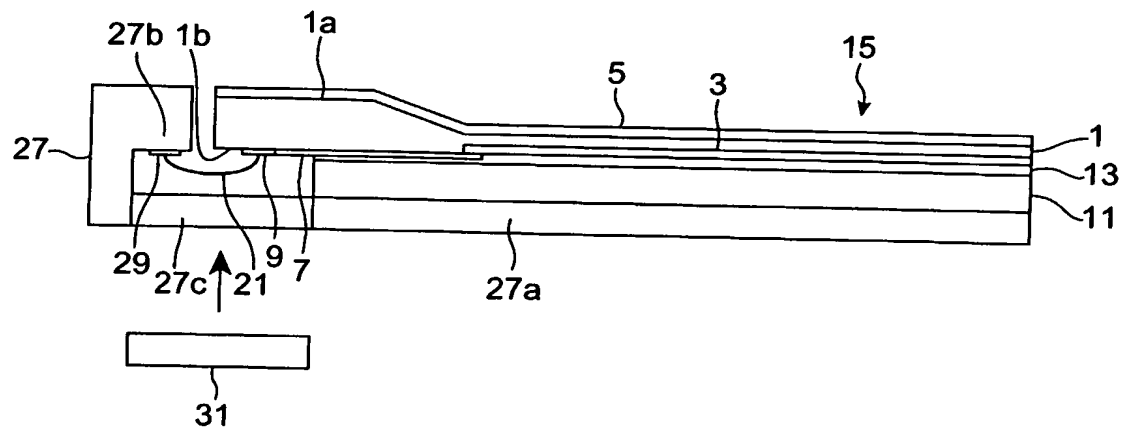


図5

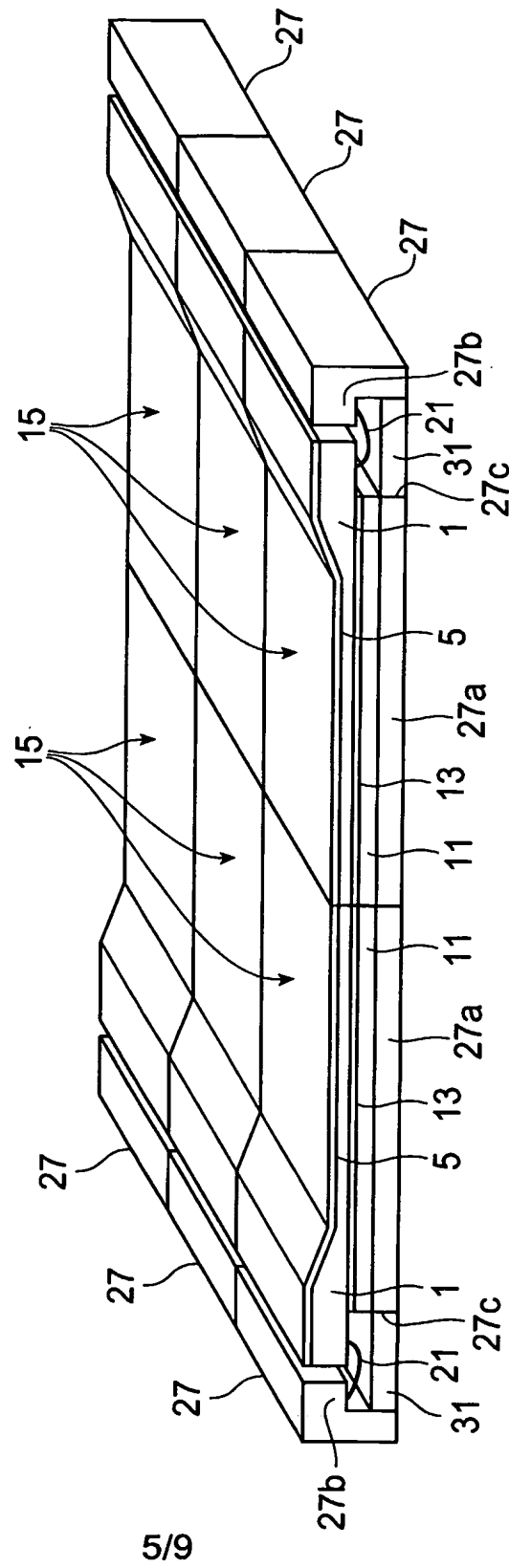


図6A

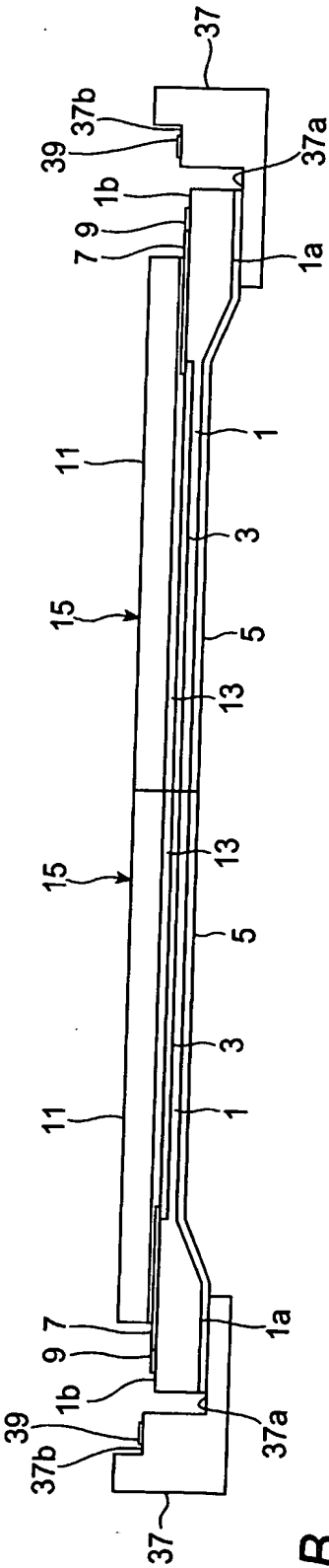


図6B

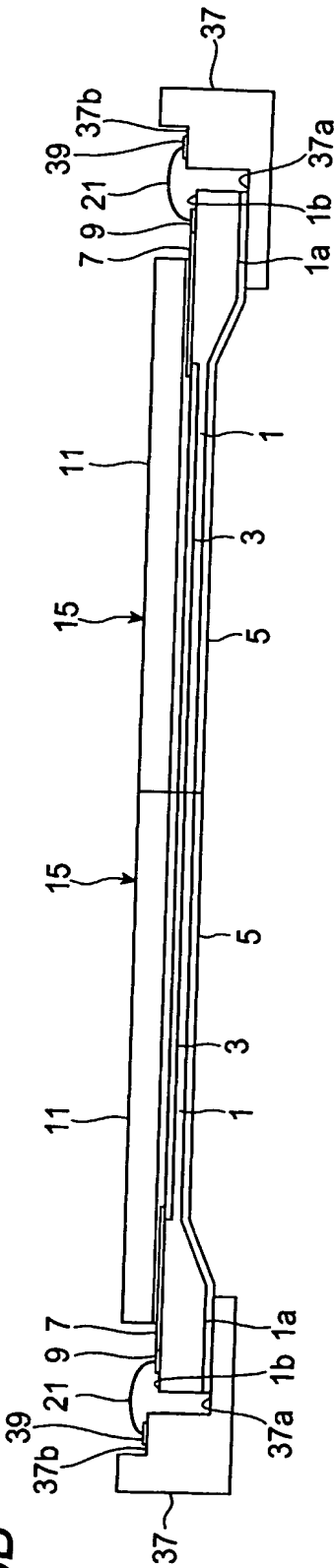


図6C

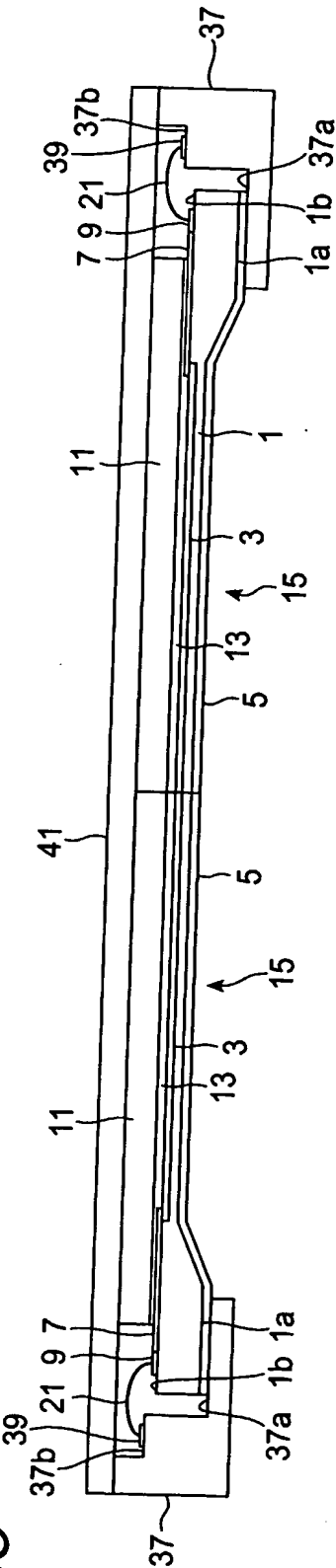


図7

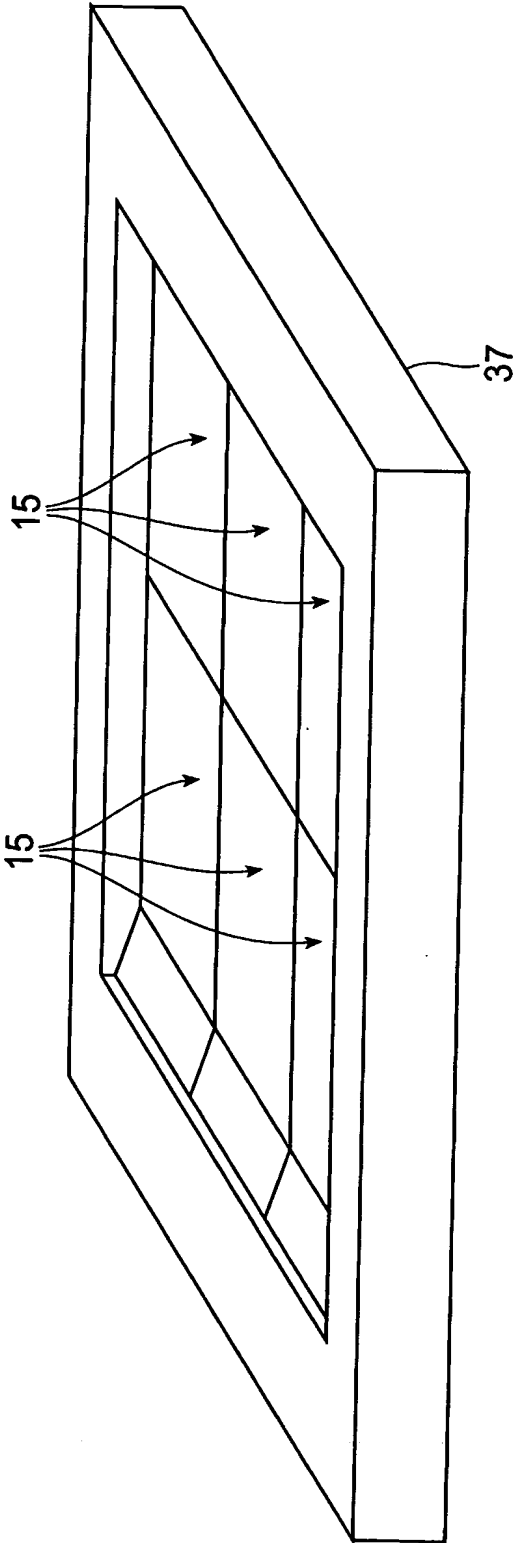


図8A

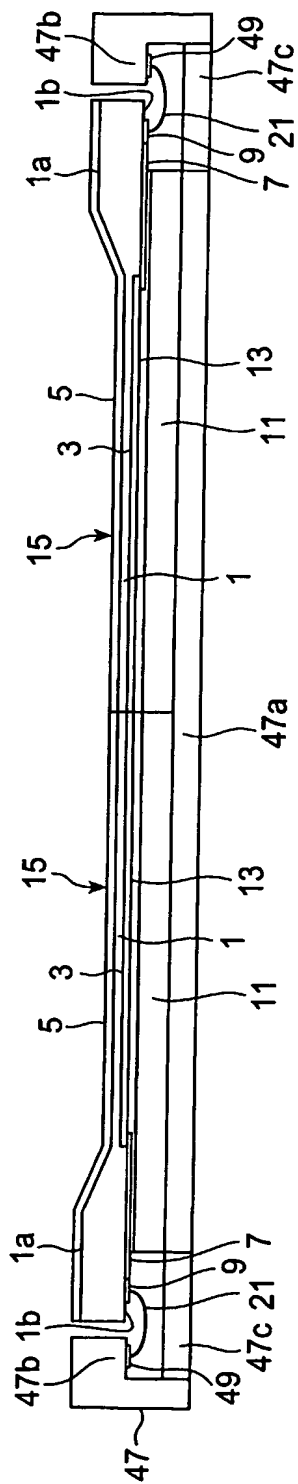


図8B

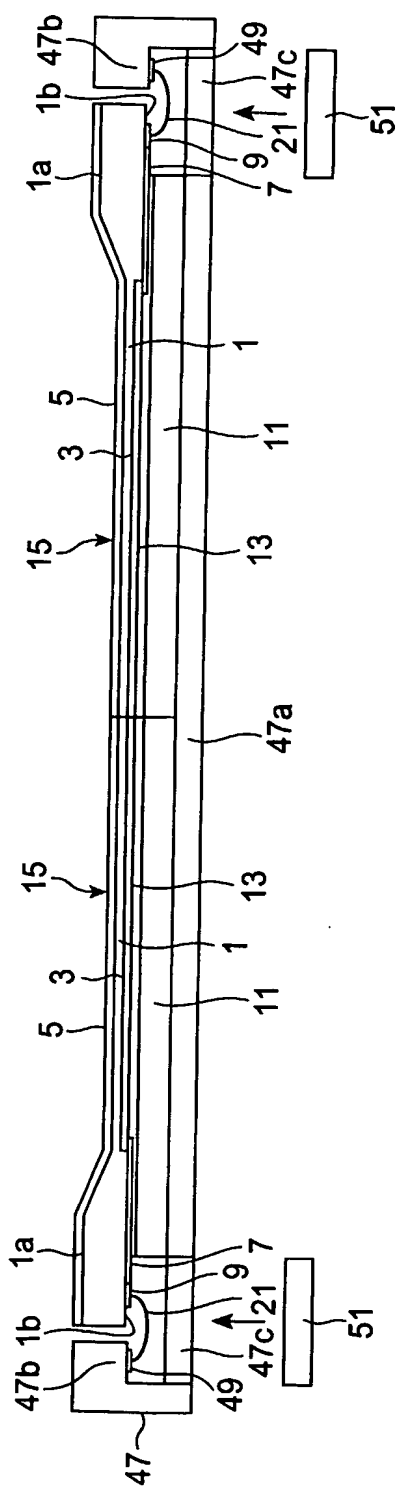
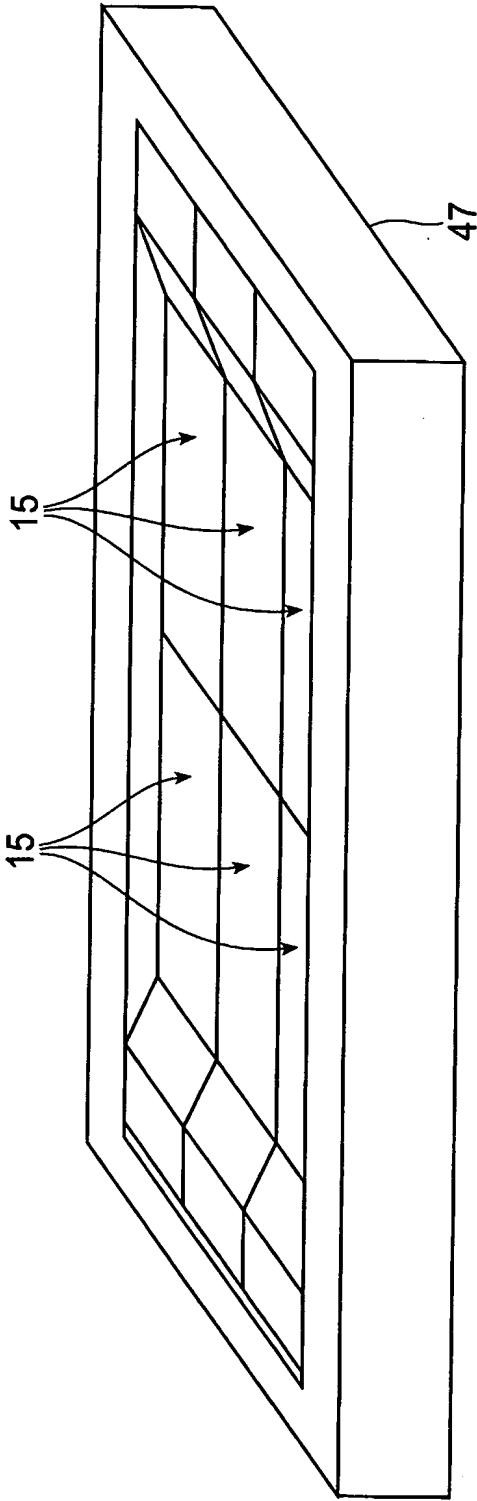


図9



# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/005333

## A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl<sup>7</sup> H01L27/14, H01L27/146, H01L27/148, H04N5/335

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl<sup>7</sup> H01L27/14, H01L27/146, H01L27/148, H04N5/335

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2004
Kokai Jitsuyo Shinan Koho	1971-2004	Toroku Jitsuyo Shinan Koho	1994-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 11-330327 A (Hamamatsu Photonics Kabushiki Kaisha), 30 November, 1999 (30.11.99), Full text (Family: none)	1-6
A	JP 10-116974 A (Hamamatsu Photonics Kabushiki Kaisha), 06 May, 1998 (06.05.98), Full text & EP 836231 A2 & US 6031274 A	1-6
A	JP 09-082852 A (Hamamatsu Photonics Kabushiki Kaisha), 28 March, 1997 (28.03.97), Full text (Family: none)	1-6

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search  
15 July, 2004 (15.07.04)

Date of mailing of the international search report  
03 August, 2004 (03.08.04)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/005333

## C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 08-241977 A (Hamamatsu Photonics Kabushiki Kaisha), 17 September, 1996 (17.19.96), Full text (Family: none)	1-6
A	JP 06-318690 A (Hamamatsu Photonics Kabushiki Kaisha), 15 November, 1994 (15.11.94), Full text (Family: none)	1-6
A	JP 06-318689 A (Hamamatsu Photonics Kabushiki Kaisha), 15 November, 1994 (15.11.94), Full text (Family: none)	1-6
A	JP 06-318688 A (Hamamatsu Photonics Kabushiki Kaisha), 15 November, 1994 (15.11.94), Full text (Family: none)	1-6
A	JP 06-268243 A (Hamamatsu Photonics Kabushiki Kaisha), 22 September, 1994 (22.09.94), Full text (Family: none)	1-6
A	JP 06-243795 A (Hamamatsu Photonics Kabushiki Kaisha), 02 September, 1994 (02.09.94), Full text (Family: none)	1-6
A	JP 64-007561 A (NEC Corp.), 11 January, 1989 (11.01.89), Full text (Family: none)	1-6

A. 発明の属する分野の分類 (国際特許分類 (IPC))  
Int. Cl<sup>7</sup> H01L27/14, H01L27/146, H01L27/148, H04N5/335

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))  
Int. Cl<sup>7</sup> H01L27/14, H01L27/146, H01L27/148, H04N5/335

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2004年
日本国実用新案登録公報	1996-2004年
日本国登録実用新案公報	1994-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 11-330327 A(浜松ホトニクス株式会社)1999.11.30, 全文 (ファミリーなし)	1-6
A	JP 10-116974 A(浜松ホトニクス株式会社)1998.05.06, 全文 &EP 836231 A2&US 6031274 A	1-6
A	JP 09-082852 A(浜松ホトニクス株式会社)1997.03.28, 全文 (ファミリーなし)	1-6

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
「O」 口頭による開示、使用、展示等に言及する文献  
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献  
「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
「&」 同一パテントファミリー文献

国際調査を完了した日  
15.07.2004

国際調査報告の発送日 03.8.2004

国際調査機関の名称及びあて先  
日本国特許庁 (ISA/J P)  
郵便番号100-8915  
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)  
栗野 正明

4 M 9353

電話番号 03-3581-1101 内線 3462

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 08-241977 A(浜松ホトニクス株式会社)1996. 09. 17, 全文 (ファミリーなし)	1-6
A	JP 06-318690 A(浜松ホトニクス株式会社)1994. 11. 15, 全文 (ファミリーなし)	1-6
A	JP 06-318689 A(浜松ホトニクス株式会社)1994. 11. 15, 全文 (ファミリーなし)	1-6
A	JP 06-318688 A(浜松ホトニクス株式会社)1994. 11. 15, 全文 (ファミリーなし)	1-6
A	JP 06-268243 A(浜松ホトニクス株式会社)1994. 09. 22, 全文 (ファミリーなし)	1-6
A	JP 06-243795 A(浜松ホトニクス株式会社)1994. 09. 02, 全文 (ファミリーなし)	1-6
A	JP 64-007561 A(日本電気株式会社)1989. 01. 11, 全文 (ファミリーなし)	1-6